

FORMATO PÚBLICO DE INFORMACIÓN CURRICULAR

MARCO ANTONIO RAMÍREZ SALINAS
DIRECTOR EN EL CENTRO DE INVESTIGACIÓN EN COMPUTACIÓN DEL
INSTITUTO POLITÉCNICO NACIONAL

ESCOLARIDAD:

DOCTOR EN CIENCIAS- UNIVERSIDAD POLITÉCNICA DE CATALUÑA
MAESTRO EN CIENCIAS EN INGENIERÍA DE CÓMPUTO-CENTRO DE
INVESTIGACIÓN EN COMPUTACIÓN
INGENIERO EN COMUNICACIONES Y ELECTRÓNICA- ESCUELA SUPERIOR
DE INGENIERÍA MECÁNICA Y ELÉCTRICA

EXPERIENCIA LABORAL:

DIRECTOR EN EL CENTRO DE INVESTIGACIÓN EN COMPUTACIÓN DEL
INSTITUTO POLITÉCNICO NACIONAL

COORDINADOR DE LA RED INSTITUCIONAL DE NANOCIENCIA Y
MICRONANOTECNOLOGÍA

LÍDER DE PROYECTOS VINCULADOS (PEMEX, SEDENA, SEGOB, SEDESOL)

DOCENCIA:

CURSOS QUE IMPARTE ACTUALMENTE A NIVEL POSGRADO
(MAESTRÍA/DOCTORADO):

- MICRO TECNOLOGÍA Y ARQUITECTURA DE COMPUTADORAS
- DISEÑO DE PROCESADORES SÚPER-ESCALARES
- ARQUITECTURA DE PROCESADORES MULTI-NÚCLEO
- SISTEMAS EMBEBIDOS • DISEÑO VLSI

PATENTES Y DERECHOS DE AUTOR:

COAUTOR DE CINCO (5) PATENTES Y CINCO (5) DERECHOS DE AUTOR;
COMO RESULTADO DE LOS PROYECTOS DE DESARROLLO TECNOLÓGICO
EN LOS QUE HA PARTICIPADO.

ACTIVIDADES ACADÉMICAS:

INTRODUCTION TO MICROFABRICATION MICROSYSTEM TECHNOLOGY
LABORATORIES (MTL), MIT CAMBRIDGE, MASSACHUSETTS (2011).

MODELADO, DISEÑO Y FABRICACIÓN DE DISPOSITIVOS MOSFET Y MEMS.
CIME NANOTECH, GRENOBLE, FRANCIA (2009).

INTRODUCTION TO COMSOL MULTIPHYSICS, STRUCTURAL MECHANICS
AND ADVANCED MODELING FEATURES. CITEC, IPN-COMSOL, INC. MÉXICO
D. F. (2009).

INVESTIGACIÓN Y DESARROLLO TECNOLÓGICO

LÍNEA DE INVESTIGACIÓN: TECNOLOGÍA Y ARQUITECTURA DE
COMPUTADORAS

SUB-LÍNEA DE INVESTIGACIÓN: APLICACIONES DE MEMS/NEMS

RAMA /SECTOR INDUSTRIAL: SISTEMAS EMBEBIDOS

HABILIDADES:

ÉTICA PROFESIONAL

LIDERAZGO

TRABAJO EN EQUIPO

INICIATIVA

CREATIVIDAD

ADAPTABILIDAD

ANÁLISIS

TOMA DE DECISIONES

MANEJO DE CONFLICTO

ORIENTACIÓN A RESULTADOS

PUBLICACIONES:

LIBROS PUBLICADOS

PLATAFORMA MÉXICO: LA EXPRESIÓN TECNOLÓGICA DEL NUEVO MODELO DE POLICÍA. AUTORES: LUIS A. VILLA VARGAS, RAÚL ACOSTA BERMEJO, JORGE LUIS CHÁVEZ PÉREZ, MARCO A. RAMÍREZ SALINAS, ALFONSO RODRÍGUEZ BOBADILLA, MOISÉS SALINAS ROSALES, LEONID B. SHEREMETOV, HUMBERTO SOSA AZUELA, MIGUEL J. TORRES RUIZ, CARLOS J. VILALTA PERDOMO. PRIMERA EDICIÓN, 2012. ISBN: 978-607-95867-4-4

REVISTAS

2015

[10] ALFONSO MARTINEZ CRUZ , RICARDO BARRÓN FERNÁNDEZ, HERÓN MOLINA LOZANO, MARCO ANTONIO RAMÍREZ SALINAS, LUIS ALFONSO VILLA VARGAS, “AUTOMATED FUNCTIONAL TEST GENERATION FOR DIGITAL SYSTEMS THROUGH A COMPACT BINARY DIFFERENTIAL EVOLUTION ALGORITHM”, JOURNAL OF ELECTRONIC TESTING: THEORY AND APPLICATIONS, PP 1-20, SPRINGER US 2015.

[9] PROMETEO CORTES-ANTONIO, ILDAR BATYRSHIN, LUIS A. VILLA-VARGAS, IMRE RUDAS, HERÓN MOLINA-LOZANO, MARCO A. RAMÍREZ-SALINAS, “HARDWARE DESIGN OF DIGITAL PARAMETRIC CONJUNCTIONS AND T-NORMS”, INTERNATIONAL JOURNAL OF FUZZY SYSTEMS (ISSN 1562-2479), 2015.

2014

[8] RODOLFO SÁNCHEZ FRAGA, VICTOR H. PONCE PONCE, MARCO A. RAMÍREZ SALINAS, HORACIO ESTRADA VÁZQUEZ. “DESIGN OF A MEMS MASS SENSOR DEVICE BASED IN OSCILLATING POLYSILICON MICROCANTILEVERS” SUPERFICIES Y VACÍO: MEXICAN SOCIETY ON SCIENCE AND TECHNOLOGY OF SURFACES AND MATERIALS, VOL.27, ISSUE 2, PP 61-65, 2014.

[7] PROMETEO CORTES ANTONIO, JOSUÉ RANGEL GONZÁLEZ, LUIS A. VILLA VARGAS, MARCO A. RAMÍREZ SALINAS, HERÓN MOLINA , ILDAR BATYRSHIN. “DESIGN AND IMPLEMENTATION OF DIFFERENTIAL EVOLUTION ALGORITHM ON FPGA FOR DOUBLE-PRECISION FLOATING POINT REPRESENTATION” ACTA POLYTECHNICA HUNGARICA, VOL.11 NO. 4, 2014.

2012

[6] JOSÉ R. GARCÍA, MARCO A. RAMÍREZ, LUIS A. VILLA , HERÓN MOLINA , CUAUHTÉMOC PEREDO. “A REORDER BUFFER DESIGN FOR HIGH PERFORMANCE PROCESSORS” COMPUTACIÓN Y SISTEMAS, ISSN: 1405-5546, MÉXICO.

[5] ALEJANDRO GÓMEZ CONDE, JOSÉ DE JESÚS MATA VILLANUEVA, MARCO A. RAMÍREZ Y LUIS A. VILLA "A HARDWARE/SOFTWARE CO-EXECUTION MODEL USING HARDWARE LIBRARIES FOR A SOPC RUNNING LINUX " RESEARCH IN COMPUTING SCIENCE, VOL. 58, PP 287-297, MEXICO.

2011

[4] PROMETEO CORTÉS ANTONIO, IDEAR BATIRSHIN, HERÓN MOLINA, MARCO A. RAMÍREZ, LUIS A. VILLA. "FPGA IMPLEMENTATION OF FUZZY MAMDANI SYSTEM WITH PARAMETRIC CONJUNCTIONS GENERATED BY MONOTONE SUM OF BASIC T-NORM" POLIBITS, ISSN: 1870-9044, MEXICO.

2005

[3] MARCO A. RAMÍREZ, A. CRISTAL, LUIS VILLA, ALEX V. VEIDENBAUM AND MATEO VALERO "A PARTITIONED INSTRUCTION QUEUE TO REDUCE INSTRUCTION WAKEUP ENERGY" INTERNATIONAL JOURNAL OF HIGH PERFORMANCE COMPUTING AND NETWORKING, IJHPCN-2005, TOKYO JAPAN.

2004

[2] MARCO A. RAMÍREZ, A. CRISTAL, LUIS VILLA, ALEX V. VEIDENBAUM AND MATEO VALERO "INSTRUCTION WAKEUP MECHANISM: POWER AND TIMING EVALUATION" CIC,S RESEARCH AND COMPUTING SCIENCE, SERIES OCTOBER 2004; MEXICO CITY.ISBN:970-36-0194-4, ISSN:1665-9899.

2003

[1] MARCO A. RAMÍREZ, A. CRISTAL, LUIS VILLA, ALEX V. VEIDENBAUM AND MATEO VALERO "A SIMPLE LOW-ENERGY INSTRUCTION WAKEUP MECHANISM" LNCS 2858 INTERNATIONAL SYMPOSIUM ON HIGH PERFORMANCE COMPUTER, OCTOBER 2003 TOKYO JAPAN. ISSN:0302- 9743.

CONGRESOS NACIONALES E INTERNACIONALES:

2014

[17] EBREL GONZÁLEZ, HÉCTOR BÁEZ, MARCO ANTONIO RAMÍREZ-SALINAS, MIGUEL ALEMAN, LUIS A. VILLA. "DESIGN AND SIMULACION OF PDMS MICROCHANNELS SYSTEM FOR BLOOD FILTERING". SYMPOSIUM OF MICROELECTRONICS AND MEMS OF THE VII INTERNATIONAL CONFERENCE ON SURFACE, MATERIALS AND VACUUM, 2014

[16] EBREL GONZÁLEZ, HÉCTOR BÁEZ, FRANCISCO HERNÁNDEZ, HÉCTOR MENDOZA-LEÓN, MARCO ANTONIO RAMÍREZ-SALINAS. "DESIGN AND SIMULACION OF A MEDIUM VOLTAGE MICROPUMP FOR BLOOD FLOW IN A MICROCHANNELS SYSTEM". SYMPOSIUM MEMS/NEMS: APPLICATIONS, TRENDS AND CHALLENGES OF THE INTERNATIONAL CONGRESS ON APPLICATIONS OF NANOTECHNOLOGY, ICANANO 2014.

2013 [15] ADRIÁN MARTÍNEZ-RIVAS, GIORGIO D. IBARRA-GARCÍA, VÍCTOR F. MARTÍNEZ SILVA, ARTURO MANZO-ROBLEDO, MARCO ANTONIO RAMÍREZ-SALINAS, LUIS ALFONSO VILLA-VARGAS, ÁNGEL MILLAR-GARCÍA. "CARBON NAOESTRUCTURES BASED BIOSENSORS INTEGRATED INTO BIOMEMS APPLIED TO BIOMEDICINE". XV NATIONAL CONGRESS OF BIOTECHNOLOGY AND BIOENGINEERING AND 12TH INTERNATIONAL SYMPOSIUM ON THE GENETICS OF INDUSTRIAL MICROORGANISMS, CANCÚN QUINTANA ROO, MEXICO, JUNE 23-28 , 2013

2012

[14] JESÚS YÁNEZ SOTELO, MARCO ANTONIO RAMÍREZ-SALINAS, ADRIÁN MARTÍNEZ-RIVAS, J. MARTÍNEZ-CASTRO, MIGUEL ALEMÁN-ARCE, LUIS ALFONSO VILLA-VARGAS. "A SIMPLE METHOD TO COMPUTE THE SPRING CONSTANT ON MULTILAYER CANTILEVER BEAMS". 38TH INTERNATIONAL CONFERENCE ON MICRO AND NANO ENGINEERING MNE 2012, TOULOUSE, FRANCE, SEPTEMBER 16-20, 2012.

[13] CARLOS MUÑIZ-MONTERO, MARCO ANTONIO RAMÍREZ-SALINAS, LUIS ALFONSO VILLA-VARGAS, HERÓN MOLINA-LOZANO, AND VÍCTOR HUGO PONCE-PONCE, LUIS ABRAHAM SÁNCHEZGASPARIANO, DAVID ARELLANO-GUTIÉRREZ. "A COMPACT CMOS CLASS-AB ANALOG MEDIAN FILTER". LASCAS 2012, 3RD IEEE LATIN AMERICAN SYMPOSIUM ON CIRCUITS AND SYSTEMS, PLAYA DEL CARMEN, MÉXICO, FEBRERO 29-MARZO 2, 2012

[12]CARLOS MUÑIZ-MONTERO, RODOLFO SÁNCHEZ-FRAGA, LUIS ALFONSO VILLA-VARGAS, MARCO ANTONIO RAMÍREZ-SALINAS, VÍCTOR HUGO PONCE-PONCE AND HERÓN MOLINA LOZANO. "A CMOS OTA WITH OFFSET AND FEEDFORWARD FREQUENCY COMPENSATIONS SUITABLE FOR BIOMEDICAL APPLICATIONS". CASME 2012, CIRCUITS AND SYSTEMS FOR MEDICAL AND ENVIRONMENTAL APPLICATIONS, YUCATÁN, MEXICO, ENERO 9-10, 2012.

2008

[11] ISIDRO GONZÁLEZ, MARCO GALLUZZI, ALEX VEINDENBAUM, MARCO A. RAMÍREZ, ADRIÁN CRISTAL AND MATEO VALERO "A DISTRIBUTED PROCESSOR STATE MANAGEMENT ARCHITECTURE FOR LARGE-WINDOW PROCESSORS" THE 41ST ANNUAL IEEE/ACM INTERNATIONAL SYMPOSIUM ON MICROARCHITECTURE, LAKE COMO, ITALY — NOVEMBER 8-12, 2008

[10] BRUCE L. LUNA, MARCO A. RAMIREZ, AND LUISVILLA, "ALLIGATOR_SP: A HDL OUT-OF-ORDER PROCESSOR CORE FOR RESEARCH AND TECHNOLOGY DEVELOPMENT" 4TO. CONGRESO INTERNACIONAL DE TENDENCIAS TECNOLÓGICAS EN COMPUTACIÓN 2008. MEXICO CITY.

2007

[9] CRUZ ALONSO BEJARANO, LUIS A. VILLA VARGAS, MARCO A. RAMIREZ SALINAS, OSCAR CAMACHO, "FAST AND ACCURATE SIGNATURE-GENERATOR FOR DETECTING P2P TRAFFIC", RESEARCH IN COMPUTING SCIENCE SPECIAL ISSUE: ADVANCES IN COMPUTER SCIENCE AND ENGINEERING OF THE INTERNATIONAL CONFERENCE ON COMPUTING, MEXICO CITY, MEXICO 2007.

[8] MOISÉS A. ZÁRATE S., LUIS A. VILLA VARGAS, MARCO A. RAMIREZ SALINAS, OSCAR CAMACHO, "SWITCHING-OFF PARTIALLY THE REGISTER FILE TO REDUCE POWER USING ZERO-DETECTION LOOKUP TABLE POINTERS" PROCEEDING OF INTERNATIONAL CONFERENCE ON COMPUTING, IEEE CS PRESS, MEXICO CITY, MEXICO 2007.

[7] MOISÉS ZÁRATE SEGURA, LUIS A. VILLA VARGAS, MARCO A. RAMÍREZ SALINAS Y OSCAR CAMACHO NIETO "ZERO DETECTED FLAGS: UNA TÉCNICA PARA REDUCIR EL CONSUMO DE ENERGÍA EN EL BANCO DE REGISTROS", VI CONGRESO INTERNACIONAL DE INFORMÁTICA Y COMPUTACIÓN DE LA ANIEI, 24 AL 26 DE OCTUBRE DE 2007, CHIHUAHUA, MÉXICO.

2005

[6] MARCO A. RAMÍREZ, A. CRISTAL, ALEX V. VEIDENBAUM, LUIS VILLA AND MATEO VALERO "A NEW POINTER-BASED INSTRUCTION QUEUE AND ITS POWER-PERFORMANCE EVALUATION" IEEE INTERNATIONAL CONFERENCE ON COMPUTER DESIGN, OCTOBER 2005; SAN JOSE, CALIFORNIA, GALARDONADO CON EL PREMIO AL MEJOR ARTÍCULO DE LA CONFERENCIA. –BEST PAPER AWARD-

2004

[5] MARCO A. RAMÍREZ, ADRIAN CRISTAL, ALEXANDER V. VEIDENBAUM, LUIS VILLA AND MATEO VALERO "COLAS DE INSTRUCCIONES ESCALABLES Y DE BAJO CONSUMO PARA PROCESADORES SUPERESCALARES" CONACYT, CONSORCIO DOCTORAL DEL 5º ENCUENTRO NACIONAL DE CIENCIAS DE LA COMPUTACIÓN, COLIMA MÉXICO, SEPTIEMBRE 21 DE 2004.

[4] MARCO A. RAMÍREZ, A. CRISTAL, LUIS VILLA, ALEX V. VEIDENBAUM AND MATEO VALERO "DIRECT INSTRUCTION WAKEUP FOR OOO PROCESSORS" IEEE PROCEEDING OF INNOVATIVE ARCHITECTURE FOR FUTURE GENERATION HIGH-PERFORMANCE PROCESSORS AND SYSTEM, MAUI HAWAII, 12-14 JANUARY 2004. IEEE-COMPUTER SOCIETY, ISBN:0-7695-2205-X, ISSN:1527- 1366.

2003

[3] MARCO A. RAMÍREZ, A. CRISTAL, LUIS VILLA, ALEX V. VEIDENBAUM AND MATEO VALERO "A LOW-POWER INSTRUCTION-QUEUE WAKEUP MECHANISM" PROCEEDING OF XIV JORNADAS DE PARALELISMO, 15-17 SEPTEMBER 2003, LEGANÉS-MADRID SPAIN. ISBN:84-89315-345, DEPÓSITO LEGAL: M38385-2003

2000

[2] ROMEO URBIETA PARRAZALES, MARCO A. RAMÍREZ, OSVALDO ESPINOSA S., ELENA AGUILAR J., DE LUCA A., "LEARNING OF BACKPROPAGATION NEURAL NETWORK TO TUNE A FUZZY CONTROL OF A TERMAL SYSTEM" IEEE SOUTHWEST SYMPOSIUM ON MIXED-SIGNAL DESIGN, 2000. SAN DIEGO, CA, USA ISBN: 0-7803-5975-5

1998

[1] ROMEO URBIETA PARRAZALES, MARCO A. RAMÍREZ, OSVALDO ESPINOSA S., DE LUCA A., "ON INTERVAL METHODS IN CONTROL" 4TH WORLD CONGRESS ON EXPERT SYSTEMS, MEXICO CITY, ITESM MÉXICO.

PATENTES

[5] MEX PATENTE MX/E/2014:

UNIDAD DE RENOMBRADO PARA PROCESADORES SÚPER-ESCALARES CON DETECCIÓN DE REGISTROS VIEJOS PREMATUROS. -EN TRAMITE-

INVENTORES: CESAR ALEJANDRO HERNÁNDEZ (CIC-IPN), MARCO A. RAMÍREZ SALINAS (CIC-IPN), LUIS A. VILLA VARGAS (CIC-IPN), EDUARDO PACHECO (CIC-IPN), MARIO HERNÁNDEZ (CIC-IPN),), CUAUHTÉMOC PEREDO MACÍAS (CIC-IPN),), OSVALDO ESPINOSA SOSA (CIC-IPN), VÍCTOR HUGO PONCE PONCE (CIC-IPN), HERÓN MOLINA LOZANO (CIC-IPN), HÉCTOR BÁEZ MEDINA (CIC-IPN), Y SALVADOR MENDOZA ACEVEDO (CIC-IPN).

[4] MEX PATENTE MX/E/2013/083181:

SENSORES DE PRESIÓN POLIMÉRICOS DE POLIDIMETILSILOXANO. -EN TRAMITE-

INVENTORES: LUIS A. VILLA VARGAS (CIC-IPN), MARCO A. RAMÍREZ SALINAS (CIC-IPN), SALVADOR MENDOZA ACEVEDO (CIC-IPN), JACOBO E. MUNGUÍA CERVANTES (CNMN-IPN), MIGUEL A. ALEMÁN ARCE (CNMN-IPN).

[3] MEX PATENTE MX/E/2013/083181:

SENSORES DE PRESIÓN PIEZORESTIVOS A BASE DE ESTRUCTURAS SOI CON DIAFRAGMAS MICROGRABADOS. -EN TRAMITE-

INVENTORES: JACOBO E. MUNGUÍA CERVANTES (CNMN-IPN), MIGUEL A. ALEMÁN ARCE (CNMN-IPN), MAYAHUEL ORTEGA AVILÉS (CNMN-IPN), FRANCISCO J. HERNÁNDEZ CUEVAS (CNMN-IPN), SALVADOR MENDOZA ACEVEDO (CIC-IPN), LUIS A. VILLA VARGAS (CIC-IPN), MARCO A. RAMÍREZ SALINAS (CIC-IPN), Y HÉCTOR BÁEZ MEDINA (CIC-IPN).

[2] MEX PATENTE MX/E/2013/083181:

AMPLIFICADOR DE VOLTAJE Y CORRIENTE CLASE AB PARA APLICACIONES DE BAJO CONSUMO DE ENERGÍA. -EN TRAMITE-

INVENTORES: LUIS A. VILLA VARGAS (CIC-IPN), MARCO A. RAMÍREZ SALINAS (CIC-IPN), HERÓN MOLINA LOZANO (CIC-IPN), JACOBO E. MUNGUÍA CERVANTES (CNMN-IPN), MIGUEL A. ALEMÁN ARCE (CNMN-IPN) Y VÍCTOR HUGO PONCE PONCE (CIC-IPN).

[1] USA PATENT 20080082788:

POINTER-BASED INSTRUCTION QUEUE DESIGN FOR OUT-OF-ORDER PROCESSORS.

INVENTORS: VEIDENBAUM; ALEXANDER V.; (IRVINE, CA) ; RAMIREZ SALINAS; MARCO ANTONIO; (IPN, MEXICO) ; CRISTAL KESTELMAN; ADRIAN; (BARCELONA, ES) ; VALERO CORTES; MATEO; (BARCELONA, ES).

REGISTROS DE DERECHO DE AUTOR

[5] MEX REG PUB: 03-2013-041910181400-01

COMPONENTES DE AUTENTICACIÓN. -INSCRITO EN EL IMPERIO:
RAMA: PROGRAMAS DE COMPUTACIÓN

AUTORES: AGUILAR TORRES GUALBERTO (ESIME CULH-IPN), CHÁVEZ PÉREZ JORGE LUIS (CIC-IPN), GALLEGOS GARCÍA GINA (ESIME CULH-IPN), GUTIÉRREZ GARCÍA GABRIELA (CIC-IPN), PONCE PONCE VÍCTOR HUGO (CIC-IPN), ACOSTA BERMEJO RAÚL (CIC-IPN), AGUIRRE ANAYA ELEAZAR (CIC-IPN), MARCO A. RAMÍREZ SALINAS (CIC-IPN), SALINAS ROSALES MOISES (CIC-IPN), SOTO BARRERA ABDIEL (CIC-IPN), VÁZQUEZ BERNAL FERNANDO (CIC-IPN) Y VILLA VARGAS LUIS ALFONSO (CIC-IPN).

[4] MEX REG PUB: 03-2013-041910315100-01

SISTEMA DE ENROLAMIENTO DESKTOP.

RAMA: PROGRAMAS DE COMPUTACIÓN

AUTORES: AGUILAR TORRES GUALBERTO (ESIME CULH-IPN), CHÁVEZ PÉREZ JORGE LUIS (CIC-IPN), GALLEGOS GARCÍA GINA (ESIME CULH-IPN), GUTIÉRREZ GARCÍA GABRIELA (CIC-IPN), PONCE PONCE VÍCTOR HUGO (CIC-IPN), ACOSTA BERMEJO RAÚL (CIC-IPN), AGUIRRE ANAYA ELEAZAR (CIC-IPN), MARCO A. RAMÍREZ SALINAS (CIC-IPN), SALINAS ROSALES MOISES (CIC-IPN), SOTO BARRERA ABDIEL (CIC-IPN), VÁZQUEZ BERNAL FERNANDO (CIC-IPN) Y VILLA VARGAS LUIS ALFONSO (CIC-IPN).

[3] MEX REG PUB: 03-2013-041910201300-01

APLICACIÓN TOMA FOTOS.

RAMA: PROGRAMAS DE COMPUTACIÓN

AUTORES: AGUILAR TORRES GUALBERTO (ESIME CULH-IPN), CHÁVEZ PÉREZ JORGE LUIS (CIC-IPN), GALLEGOS GARCÍA GINA (ESIME CULH-IPN), GUTIÉRREZ GARCÍA GABRIELA (CIC-IPN), PONCE PONCE VÍCTOR HUGO (CIC-IPN), ACOSTA BERMEJO RAÚL (CIC-IPN), AGUIRRE ANAYA ELEAZAR (CIC-IPN), MARCO A. RAMÍREZ SALINAS (CIC-IPN), SALINAS ROSALES MOISES (CIC-IPN), SOTO BARRERA ABDIEL (CIC-IPN), VÁZQUEZ BERNAL FERNANDO (CIC-IPN) Y VILLA VARGAS LUIS ALFONSO (CIC-IPN).

[2] MEX REG PUB: 03-2009-121810540900-01

SISTEMA PARA FILTRADO Y SELECCIÓN DE FIRMAS DIGITALES BASADO EN ALGEBRA DE CONJUNTOS.

RAMA: PROGRAMAS DE COMPUTACIÓN AUTORES: CORDERO LÓPEZ MARTHA ROSA (ESCOM-IPN), DORANTES GONZÁLEZ MARCO ANTONIO (ESCOM-IPN), MOLINA LOZANO HERÓN (CIC-IPN), MARCO A. RAMÍREZ SALINAS (CIC-IPN), VILLA VARGAS LUIS ALFONSO (CIC-IPN), ZARATE SEGURA MOISES ARTURO (ESIME-AZC.-IPN).

[1] MEX REG PUB: 03-2009-121811134500-01

CIRCUITO ELECTRÓNICO PARA DETECCIÓN DE FIRMAS ELECTRÓNICAS IMPLEMENTADO EN FPGA'S.

RAMA: PROGRAMAS DE COMPUTACIÓN AUTORES: CORDERO LÓPEZ MARTHA ROSA (ESCOM-IPN), DORANTES GONZÁLEZ MARCO ANTONIO (ESCOM-IPN), MOLINA LOZANO HERÓN (CIC-IPN), MARCO A. RAMÍREZ SALINAS (CIC-IPN), VILLA VARGAS LUIS ALFONSO (CIC-IPN), ZARATE SEGURA MOISES ARTURO (ESIME-AZC.-IPN).

PROYECTOS CON FINANCIAMIENTO:

CONSEJO NACIONAL DE CIENCIA Y TECNOLOGÍA:

CB-2014/242702:

ARQUITECTURAS DE PROCESADORES SEGUROS DE ALTO DESEMPEÑO Y SISTEMAS OPERATIVOS EMBEBIDOS. -EN EVALUACIÓN

PN-2014/248309:

DESARROLLO Y EVALUACION DE MEMS/NEMS Y DISPOSITIVOS CMOS PARA SU APLICACIÓN EN IMPLANTES COCLEARES MODERNOS. -EN EVALUACIÓN-

[2] ST/007/09:

PROPUESTA PARA EL ESTABLECIMIENTO DEL LABORATORIO DE MICRO- Y NANO-TECNOLOGIA DEL IPN.

[1] 124104:

PROPUESTA PARA EL ESTABLECIMIENTO DEL LABORATORIO DE MICRO- Y NANO-TECNOLOGÍA DEL IPN (2009).

SECRETARIA DE CIENCIA TECNOLOGÍA E INNOVACIÓN DEL DF:

[2] ICYTDF-69-2011:

MONITOREO EN TIEMPO REAL DE CONDICIONES AMBIENTALES EN ANDENES DEL SISTEMA DE TRANSPORTE COLECTIVO DE LA CIUDAD DE MÉXICO.

[1] ICYTDF-127-08:

INVESTIGACIÓN Y DESARROLLO DE SISTEMAS DIFUSOS CON OPERACIONES GENERALIZADAS.

SECRETARIA DE INVESTIGACIÓN Y POSGRADO DEL IPN:

[12] SIP20144362:

EVALUACIÓN DE BIOSENSORES BASADOS EN TECNOLOGÍA SAW.

[11] SIP20131106:

DESARROLLO DE MICROSENSORES DE ONDA ACÚSTICA SUPERFICIAL (SAW). [10] SIP20120535: MICRO Y NANO ESTRUCTURAS PARA EL DESARROLLO DE DISPOSITIVOS MEMS.

[9] SIP 20113709:

DESARROLLO DE MICRO Y NANO DISPOSITIVOS MEMS.

[8] SIP20101320:

MICRO-TECNOLOGÍA Y ARQUITECTURA DE PROCESADORES DE ALTO DESEMPEÑO. [7] SIP20091311: MODELADO TÉRMICO DINÁMICO EN ARQUITECTURAS RECONFIGURABLES.

[6] SIP20070319:

DISEÑO DEL NÚCLEO DE UN PROCESADOR SUPERESCALAR CON EJECUCIÓN FUERA DE ORDEN, USANDO HDL. [5] SIP20070969: SEGURIDAD EN ARQUITECTURA DE COMPUTADORAS.

[4] SIP20061005:

CIRCUITOS PARA SEGURIDAD EN MICROPROCESADORES.

[3] CGPI200124:

UNA ARQUITECTURA PARA CÓMPUTO PARALELO BASADA EN DISPOSITIVOS PCI Y PASO DE MENSAJES (MPI) UTILIZANDO DSP'S.

[2] CGPI970074:

DISEÑO DE UNA TARJETA DE VIDEO PARA LCD EN FORMATO VGA-COLOR.

[1] CGPI951013:

DISEÑO DE UNA PC PORTÁTIL BASADA EN EL PROCESADOR 80386SL DE INTEL.

PROYECTOS DE DESARROLLO TECNOLÓGICO

2014:

PROYECTO: ANÁLISIS SOBRE LA INCLUSIÓN DE LAS TIC EN LA EDUCACIÓN BÁSICA DE MÉXICO: REFLEXIONES CON UNA PERSPECTIVA INTEGRAL
CLIENTE: SECRETARIA DE EDUCACIÓN PÚBLICA.

PROYECTO: SERVICIO NACIONAL DE IDENTIFICACIÓN PERSONAL (SNIP)
CLIENTE: SECRETARIA DE GOBERNACIÓN.

2013:

PROYECTO: DESARROLLO DE UN ESQUEMA DE AUTENTICACIÓN PARA INCREMENTAR LA SEGURIDAD EN UN SISTEMA DE INSCRIPCIÓN DESARROLLADO PARA SER EMPLEADO EN COMUNICACIONES VÍA TELEFONÍA CELULAR MEDIANTE EL EMPLEO DE EQUIPOS DE LA MARCA IPHONE.
CLIENTE: SECRETARIA DE LA DEFENSA NACIONAL.

2012:

PROYECTO: DESARROLLO DE UNA SOLUCIÓN TECNOLÓGICA INTEGRAL PARA REGISTRO DE IDENTIDAD PERSONAL (STIRIP).
CLIENTE: SECRETARIA DE GOBERNACIÓN-RENAPO.

PROYECTO: INTEGRACIÓN Y/O DESARROLLO DE MATERIALES SOBRE EL TEMA “PLATAFORMA MEXICO”.
CLIENTE: ACADEMIA REGIONAL DE SEGURIDAD PÚBLICA DEL SURESTE DE LA SSP.

2010:

PROYECTO: SISTEMA INFORMÁTICO PARA LA AUTOMATIZACIÓN DE LOS PROCESOS DE GESTIÓN JUDICIAL.
CLIENTE: PODER JUDICIAL DEL ESTADO DE GUERRERO

2000:

PROYECTO: CONVERSIÓN INFORMÁTICA AÑO 2000 (PIA2000)
CLIENTE: SECRETARIA DE CONTRALORÍA Y DESARROLLO ADMINISTRATIVO.

EXPERIENCIA ADMINISTRATIVA EN LOS SECTORES PÚBLICO Y PRIVADO

2009-A LA FECHA:

LABORATORIO DE MICROTECNOLOGÍA Y SISTEMAS EMBEBIDOS-CIC
CARGO: RESPONSABLE DE I+D+I

1998-2002: LABORATORIO DE SISTEMAS DIGITALES-CIC
CARGO: RESPONSABLE DE I+D+I

DIRECCIONES DE TESIS

TESIS EN DESARROLLO

NOMBRE:

[7] Cesar Alejandro Hernández

[6] Ulises Revilla Duarte

[5] Julián Pavón Mercado

[4] Iván Vargas Valdivieso.

[3] Gustavo Mondragón G

[2] Diego A. Ramírez Avelino

[1] Leroy Bruce Luna

ESCUELA / POSGRADO / TESIS:G

Centro de Investigación en Computación,
Doctorado en Ciencias de la Computación.
Diseño e Implementación de un Procesador Súper-escalar con ejecución fuera de orden.

Centro de Investigación en Computación,
Doctorado en Ciencias de la Computación.
A Proactive Scheduler Model for CMP Systems.

Centro de Investigación en Computación.
Maestría en Ciencias en Ingeniería de
Cómputo. *Design and implementation of an
Advanced Vector Extension compatible with
RISC Architectures.*

Centro de Investigación en Computación.
Maestría en Ciencias en Ingeniería de
Cómputo. *Design and implementation of a
Multithreading Processor.*

Centro de Investigación en Computación.
Maestría en Ciencias en Ingeniería de
Cómputo. *Diseño de TLB de datos y TLB de
Instrucciones para Procesadores
Embebidos.*

Centro de Investigación en Computación.
Maestría en Ciencias de la Computación.
*Diseño e implementación del Predictor de
Saltos "Perceptron" para procesadores
Súper-escalares .*

Centro de Investigación en Computación,
Maestría en Ciencias en Ingeniería de
Cómputo. *Diseño del núcleo un Procesador
Súper-escalar.*

TESIS SUSTENTADAS:

| NOMBRE: | ESCUELA / POSGRADO / TESIS:G |
|-----------------------------------|--|
| [14] Eduardo J. Martínez Montes | Centro de Investigación en Computación. Maestría en Ciencias en Ingeniería de Cómputo. <i>Diseño de una Unidad de Extensión Multimedia para procesadores RISC.</i> |
| [13] Abraham J. Ruiz Ramírez | Centro de Investigación en Computación. Maestría en Ciencias en Ingeniería de Cómputo. <i>Diseño de la Cola de Instrucciones de Acceso a Memoria con emisión fuera de orden.</i> |
| [12] Diana O. Hernández Trejo | Centro de Investigación en Computación. Maestría en Ciencias en Ingeniería de Cómputo. <i>Unidad de Manejo de Excepciones para procesadores RISC.</i> |
| [11] Ana Patricia Piña Parra | Sección de Estudios de Posgrado e Investigación de la ESIME Culhuacán, Maestría en Ciencias de Ingeniería en Microelectrónica. <i>Desarrollo de Protocolos de Funcionalización con 3-PPA y APTES en la inmovilización de proteínas para aplicación en Bio-sensores, caso de estudio Inmunoglobulina G.</i> (Junio/2014). |
| [10] Fernando Preciado Llanes | Centro de Investigación en Computación, Maestría en Ciencias en Ingeniería de Cómputo. <i>Diseño de una unidad de gestión de memoria (MMU) para Procesadores Súper-escalares.</i> (1/Agosto/2013). |
| [9] Alejandro Gómez Conde | Centro de Investigación en Computación, Maestría en Ciencias en Ingeniería de Cómputo. <i>Metodología para el desarrollo de bibliotecas de funciones hardware.</i> (18/Enero/2013). |
| [8] José de Jesús Mata Villanueva | Centro de Investigación en Computación, Maestría en Ciencias en Ingeniería de Cómputo. <i>Administración de recursos hardware en arquitecturas reconfigurables.</i> (18/Enero/2013). |
| [7] Cesar Adrian Martínez Pérez | Centro de Investigación y Desarrollo Tecnológico en Computación, Maestría en Ciencias en Tecnología de Cómputo. <i>Reducción del margen de error de posición en sistemas basados en GPS.</i> (20/Enero/2012). |
| [6] Jesús Yáñez Sotelo | Centro de Investigación en Computación, Maestría en Ciencias en Ingeniería de |

- [5] José Raul Garcia Ordaz *Cómputo. Diseño de un transductor MEMS de alta sensibilidad basado en estructuras de perfil en U invertida Poliméricas.* (8/Junio/2012).
Centro de Investigación en Computación, Maestría en Ciencias en Ingeniería de Cómputo. *Diseño de un ROB-distribuido para procesadores Súper-escalares.* (20/Enero/2011).
- [4] Adrián Alonso Lazcano Centro de Investigación en Computación, Maestría en Ciencias en ingeniería de Cómputo. *Alligator OS: An embedded Operating System.* (21/Enero/2011).
- [3] Israel Roman Palacios Centro de Investigación en Computación, Maestría en Ciencias de la computación. *Desarrollo de una herramienta para el diseño de sistemas reconfigurables* (17/Diciembre/2009).
- [2] Jaime Ismael Rangel Martinez Centro de Investigación en Computación, Maestría en Ciencias en Ingeniería de Computo. *Metodología de monitoreo para validación de circuitos VLSI* (16/Diciembre/2009).
- [1] Francisco Javier Villa Vargas Centro de Investigación en Computación, Maestría en Ciencias en Ingeniería de Computo. *Desarrollo de un modelo para la administración de planes de contingencia basados en ITIL.* (24/junio/2009).

VINCULACIÓN CON INSTITUCIONES NACIONALES E INTERNACIONALES:

NACIONALES:

UNIVERSIDAD AUTÓNOMA DE CIUDAD JUÁREZ

CONTACTO: DR. JOSE MÍRELES JR.

INSTITUTO DE ASTROFÍSICA ÓPTICA Y ELECTRÓNICA, PUEBLA

CONTACTO: DR. ALEJANDRO DÍAZ SÁNCHEZ

INTERNACIONALES:

BARCELONA SUPERCOMPUTING CENTER/CENTRO DE SUPERCOMPUTACIÓN DE BARCELONA.

CONTACTOS: DR. MATEO VALERO CORTES, DR. ADRIAN CRISTAL, DR. FRANK CAZORLA, DR. MIQUEL PERICAS.

UNIVERSIDAD POLITÉCNICA DE CATALUÑA
DEPARTAMENTO DE ARQUITECTURA DE COMPUTADORAS
CONTACTO: DR. MATEO VALERO CORTES
UNIVERSIDAD POLITÉCNICA DE CATALUÑA

DEPARTAMENTO DE ELECTRÓNICA/GRUPO DE HARDWARE AVANZADO
CONTACTO: DR. JORDI MADRENAS, DR. J. MANUEL MORENO
UNIVERSIDAD POLITÉCNICA DE CATALUÑA

UNIVERSIDAD DE LAS PALMAS, GRAN CANARIAS
DEPARTAMENTO DE ARQUITECTURA DE COMPUTADORAS
CONTACTO: DR. ENRIQUE FERNÁNDEZ GARCÍA

UNIVERSIDAD DE CANTABRIA
DEPARTAMENTO DE ARQUITECTURA DE COMPUTADORAS
CONTACTO: DR. RAMÓN BEIVIDE PALACIO

UNIVERSIDAD DE PORTO, PORTUGAL
DEPARTAMENTO DE INGENIERÍA ELECTRÓNICA
CONTACTO: DR. JOSE MARTINS FERREIRA

UNIVERSIDAD OF CALIFORNIA, IRVINE CA
DEPART. OF COMPUTER SCIENCE
CONTACTO: ALEX V. VEIDENBAUM

VINCULACIÓN CON EL SECTOR PRODUCTIVO LABORAL Y SOCIAL:

INTEL-TECNOLOGÍA DE MÉXICO- CT-GUADALAJARA
CONTACTO: ING. JESUS PALOMINO ECHARTEA, DR. HECTOR SUCAR

ORACLE DE MÉXICO-GUADALAJARA
CONTACTO: DR. HUGO CESAR COYOTE ESTRADA